
6GEI300 - Électronique I

Examen Partiel #2

Automne 2008

Modalité:

- Aucune documentation n'est permise.
 - Vous avez droit à une calculatrice non programmable.
 - La durée de l'examen est de 3h
 - Cet examen compte pour 20% de la note finale.
-

Question 1. Questions théoriques. (15 points)

Il existe des parallèles à faire entre les transistors bipolaires et les transistors CMOS.

- a) Expliquez la différence entre le courant dans la base et le courant dans la grille ?
(1 point)

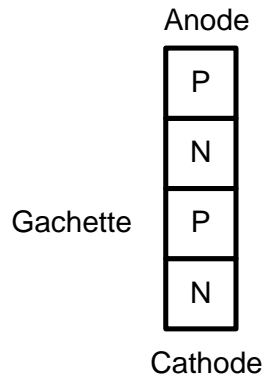
Le courant dans la base d'un transistor BJT est plus élevé que le courant dans la grille d'un transistor CMOS (courant nul).

- b) Dans quelle région d'opération veut-on être pour opérer comme un amplificateur avec des transistors BJT ? Et les transistors CMOS ? (2 points)

Transistor BJT : region active

Transistor CMOS : saturation

- c) Dessinez la structure physique d'un thyristor et expliquez brièvement comment il peut fonctionner comme un commutateur. En même temps, parlez aussi de la différence entre un commutateur fait avec un thyristor et celui fait avec un transistor. (2 points)



Le thyristor est composé de 4 blocs de P/N. Ça forme 3 jonctions PN qui peuvent soit être en conduction ou bloquées. En appliquant une tension positive à l'anode et une tension négative à la cathode, on se retrouve avec la jonction à l'anode et la jonction à la cathode qui pourront être en conduction avant. Cependant, la jonction de la gachette sera bloquée. En augmentant la tension entre l'anode et la cathode, on pourrait arriver au point où on a une conduction inverse dans la jonction du milieu. Dans ce cas, on aura conduction.

Une autre possibilité, c'est d'appliquer une tension négative à la gachette. En appliquant une tension négative, on AUGMENTE la différence de potentiel dans la jonction bloquée du milieu ce qui pourrait aider à causer la conduction inverse plus facilement. Si la tension est assez négative, on causerait un effet avalanche... et la conduction inverse pourra être soutenue sans plus d'intervention de la part de la gachette. C'est-à-dire qu'on peut simplement générer une pulsation négative à la gachette et le courant anode-cathode continuera (tant qu'il y a encore un courant). Ceci est différent du cas du transistor qui nécessite une tension constante à la grille/base.

- d) Selon les tensions appliquées aux pattes, les transistors CMOS peuvent avoir un canal coupé. Est-ce que ça veut dire que le courant drain-source sera 0 ? Pourquoi ? (1 point)

Non. Quand le canal est coupé, on se retrouve en saturation. La partie coupée est du silicium dopé en P qui peut quand même conduire. Cependant, sa résistance est plus élevée. En saturation, la résistance entre drain et source augmente (à cause du canal coupé) mais la tension aux bornes de la partie coupée augmente aussi et donc, ça donne un courant constant.

- e) Dans les transistors CMOS, on a des régions N connectées à des régions P. Or, on sait qu'un P et un N forment une diode. Comment est-ce que ces diodes affectent nos circuits ? (1 point)

La connexion au substrat élimine l'effet des diodes parasites.

Considérez le circuit de Fig. 1a qui est sur le **bord de la saturation**. Je décide de mettre une résistance R entre la base et l'émetteur tel que montré à Fig. 1b.

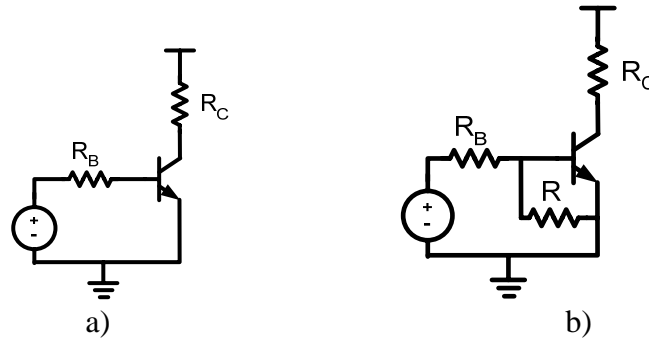


Figure 1. Circuits pour les questions 1g et 1h.

f) Quand quelle région tomberait-on si cette valeur de R était relativement grande ? (1 point)

g)

On aurait moins de courant dans la base ce qui réduirait le courant IC. On tomberait donc en région active.

h) Qu'arriverait-il si cette valeur de R était très petite (presque nulle) ? (1 point)

On aurait un VBE qui serait très faible... moins que 0.7v, ça tombe en cutoff.

i) Un transistor NPN a $\beta=200$ et est polarisé pour avoir $I_B=1\text{mA}$ et $I_E=30\text{mA}$. Dans quelle région d'opération se trouve-t-il ? Pourquoi ? (1 point)

On sait que I_B devrait être $\beta+1$ fois plus grand que I_E en région active. Puisqu'il est seulement 30 fois, plus grand, on est en saturation.

j) Dans quelle région d'opération est-ce que les trous de la base d'un NPN passent dans le collecteur et dans l'émetteur ? (1 point)

En saturation.

k) J'ai un oscillateur à 5 inverseurs qui oscille à une fréquence de 2MHz. À quelle fréquence oscillerait-il si je doublais le nombre d'étages ? (1 point)

On aura un « oscillateur » à 10 inverseurs... ça n'oscille pas.

Question 2. À l'aide du circuit suivant, trouvez :

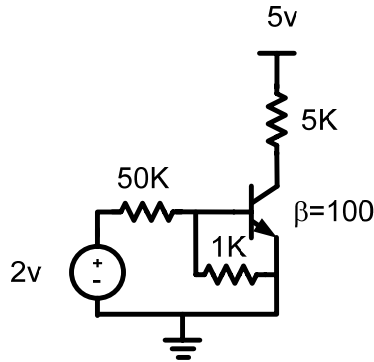


Figure 2. Circuit pour la question 2

a) Les tensions V_B , V_C et V_E du transistor (5 points)

$$\frac{2 - 0.7}{50K} = I_B + \frac{0.7}{1K}$$

$$\frac{2 - 0.7}{50K} - \frac{0.7}{1K} = I_B$$

$$\frac{2 - 0.7 - 35}{50K} = I_B = \frac{-32.3}{50K} = -0.674mA$$

Le courant ne peut pas sortir de la base en region active, ni en saturation, et donc, ca ne marche pas. C'est en cutoff. La preuve est que le courant requis pour supporter 0.7v VBE et 1K entre B et E est de $700\mu A$ tandis que le courant fourni par la source est de $2 - 0.7 / 50K = 26\mu A$. Il n'y a donc pas de 0.7v de VBE et il ne sera pas en conduction. Puisqu'il n'y a pas de courant a la base, la tension a la base sera :

$$2 \frac{1K}{1K + 50K} = 0.0392v$$

A l'emetteur, on aura 0v et au collecteur, on aura 5v.

b) Les courants I_B , I_C et I_E du transistor (5 points)

Les 3 courants sont nuls.

c) La région d'opération du transistor et si c'est pertinent, trouvez le β_F (5 points)

On est en cutoff.

Question 3. Considérez le circuit de la Fig. 3. Le transistor a $\mu C_{OX}(W/L)=0.001$ et $V_{TH}=0.7$.

a) Trouvez les valeurs de tension V_G , V_S et V_D . (5 points)

$$V_G=2$$

$$I_D = \frac{1}{2} \mu C_{OX} \left(\frac{W}{L} \right) (V_{GS} - V_{TH})^2$$

$$I_D = \frac{1}{2} 0.001 (2 - V_S - 0.7)^2$$

$$I_D = \frac{1}{2000} (1.3 - I_D 5K)^2$$

$$2000 I_D = (1.3 - I_D 5K)^2$$

$$2000 I_D = (1.69 - 13000 I_D + 25000000 I_D^2)$$

$$0 = 1.69 - 15000 I_D + 25000000 I_D^2$$

$$I_D = \frac{150 \mu A}{450 \mu A}$$

$$V_S = \frac{0.75}{2.25}$$

Sachant que $V_G=2$, un V_S de 2.25 mettrait notre transistor en cutoff.

Donc, $I_D=150 \mu A$ et $V_S=0.75v$.

Allons vérifier qu'on est vraiment en saturation.

$$V_D = V_{DD} - I_D R_D = 5 - 150 \mu A \cdot 5000 = 4.25v$$

b) Trouvez le courant I_D qui circule. (5 points)

$$I_D=150 \mu A$$

c) Confirmez la région d'opération du transistor. (5 points)

V_{GD} est plus petit que 0.7. Ca veut dire qu'on n'a pas de canal au drain et donc, on est en saturation.

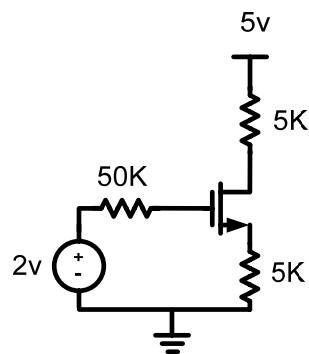
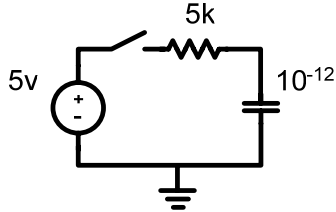


Figure 3. Circuit pour la question 3

Question 4. On aimerait utiliser le circuit de Fig. 4 comme un inverseur logique. Sachant que son $\beta=100$:

- a) Trouvez le temps requis pour que la sortie aille de 0v à 2.5v si l'entrée changeait de 5 à 0v ($V_{CESAT}=0v$). (5 points)



$$2.5 = 5(1 - e^{-t/5 \times 10^{-9}})$$

$$\frac{2.5}{5} = 1 - e^{-t/5 \times 10^{-9}}$$

$$1 - \frac{2.5}{5} = e^{-t/5 \times 10^{-9}}$$

$$\ln 0.5 = -t/5 \times 10^{-9}$$

$$t = -5 \times 10^{-9} \ln 0.5$$

$$t = 3.47 ns$$

- b) On sait que le temps de transition est déterminé par la constante de temps R_C du circuit. Quelle est la valeur minimale de résistance au collecteur qui peut garder le transistor en saturation ? (5 points)

Le courant dans I_B sera toujours 4.3mA. Pour être sur le bord de la saturation, on aurait $\beta=100$ et $V_{CE}=0.2$. On aura donc un courant de 430mA. Pour avoir $V_{CE}=0.2v$, on aurait besoin d'une résistance de :

$$5 - 430mA \cdot R_C = 0.2$$

$$430mA \cdot R_C = 4.8$$

$$R_C = \frac{4.8}{430mA} \cong 11\Omega$$

- c) Avec cette nouvelle valeur de R, calculez de nouveau le temps requis pour que la sortie aille de 0v à 2.5v si l'entrée changeait de 5 à 0v ($V_{CESAT}=0v$) (5 points)

$$2.5 = 5(1 - e^{-t/1.1 \times 10^{-11}})$$

$$t = -1.1 \times 10^{-11} \ln 0.5 = 7.6 \times 10^{-12}$$

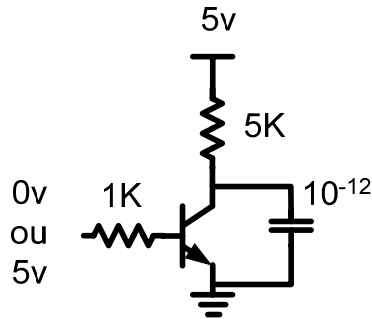


Figure 4. Circuit pour la question 4

Question 5. On a décidé de connecter un circuit de transistor bipolaire et un circuit de transistor CMOS ensemble (Fig. 5). Le β du NPN est de 100 et le $\mu C_{OX}(W/L)$ du NMOS est de 0.001.

- Trouvez les tensions V_B , V_E et V_C du transistor bipolaire (5 points)
- Trouvez les tensions V_G , V_S et V_D du transistor CMOS (5 points)
- Trouvez les courants I_C et I_D des transistors. (5 points)

$$I_B = \frac{5 - 0.7}{1M} = 4.3 \mu A$$

$$I_C = 430 \mu A$$

$$V_C = 5 - 430 \mu A \cdot 1K = 4.57$$

$$V_G = V_{GS} = 4.57$$

$$I_D = \frac{1}{2} \mu C_{OX} \left(\frac{W}{L} \right) (V_{GS} - V_{TH})^2$$

$$I_D = \frac{1}{2} \mu C_{OX} \left(\frac{W}{L} \right) (4.57 - 0.7)^2$$

$$I_D = \frac{1}{2000} (3.87)^2 = 7.5 mA$$

$$V_D = V_{DD} - I_D R_D = 5 - 7.5 mA \cdot 10K = -70$$

Pas bon... on se re-essaie en triode...

$$I_D = \mu C_{OX} \left(\frac{W}{L} \right) (V_{GS} - V_{TH}) V_{DS}$$

$$I_D = \frac{1}{1000} (3.87) (5 - I_D 10K)$$

$$\frac{1000 I_D}{3.87} = 5 - I_D 10K$$

$$\frac{1000 I_D}{3.87} + I_D 10K = 5$$

$$I_D = \frac{5}{\left(\frac{1000}{3.87} + 10K \right)} = 487 \mu A$$

$$V_D = V_{DD} - I_D R_D = 5 - 487 \mu\text{A} \cdot 10\text{K} = 0.13$$

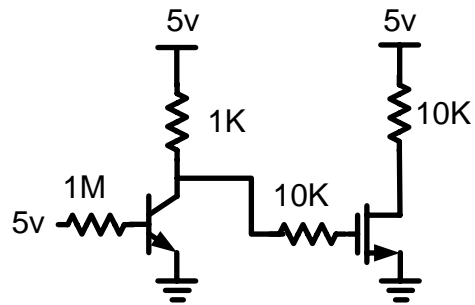


Figure 5. Circuit pour la question 5

Équations

$$V_{BE} = 0.7\text{v}$$

$$V_{CESAT} = 0.2\text{v}$$

$$I_E = I_C + I_B$$

$$\beta = \frac{I_C}{I_B}$$

$$v(t) = VDC e^{-t/RC}$$

$$v(t) = VDC(1 - e^{-t/RC})$$

$$V_{TH} = 0.7\text{v}$$

$$I_D = \frac{1}{2} \mu C_{OX} \frac{W}{L} (V_{GS} - V_{TH})^2$$

$$I_D = \mu C_{OX} \frac{W}{L} (V_{GS} - V_{TH}) V_{DS}$$