6GEI420 – Systèmes Digitaux

Examen Final

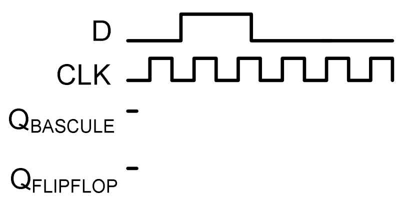
Hiver 2014

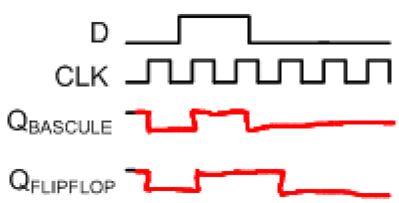
Modalité:

- Aucune documentation n'est permise.
- Vous avez droit à une calculatrice non programmable.
- La durée de l'examen est de 2h45.
- Cet examen compte pour 30% de la note finale.

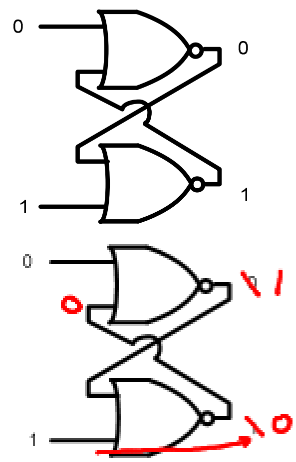
Question 1. Questions théoriques. *(9 points)*

a) Considérez le diagramme temporel suivant qui montre les signaux qui entrent simultanément dans l'entrée CLK et D d'une flip flop et d'une bascule D. Dessinez le signal de sortie de chacun des éléments. (*1 point*)

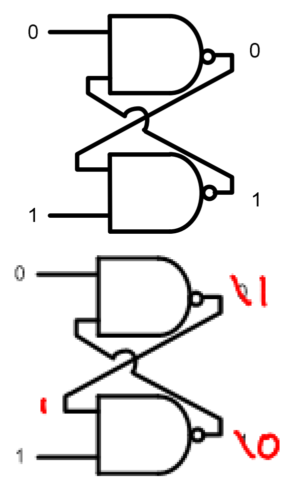




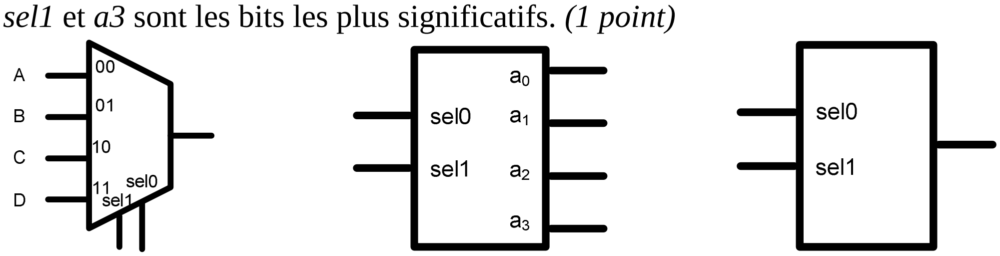
b) Quelles valeurs prendront les signaux de sortie lorsque le tout sera stabilisé ? *(1 point)*

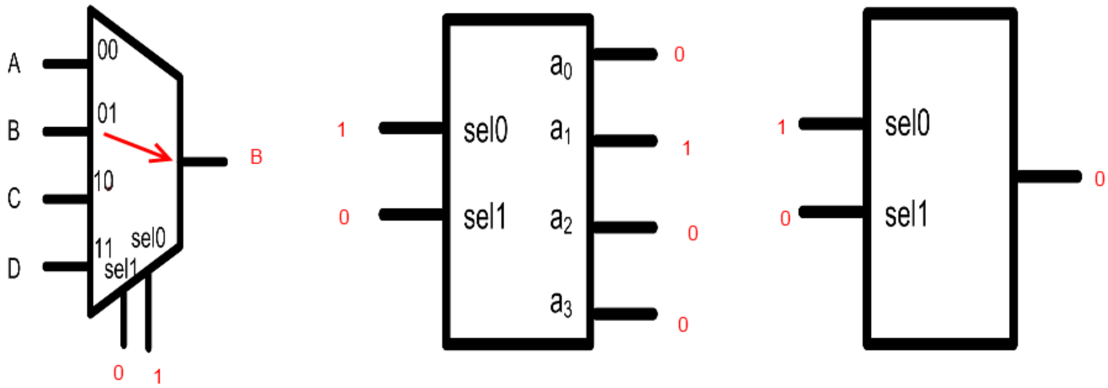


c) Quelles valeurs prendront les signaux de sortie lorsque le tout sera stabilisé ? *(1 point)*



d) Quelles sont les valeurs de sortie du multiplexeur, de l'encodeur et du décodeur (pas nécessairement dans le bon ordre) si *sel1=0* et *sel0=1*? Comme à l'habitude, *sel1* et *a3* sont les bits les plus significatifs. *(1 point)*





e) Est-ce que l'addition de $(0101)_2$ et $(0110)_2$ donne un overflow si les nombres sont non-signés ? Et s'ils étaient signés (complément à 2)? *(1 point)*

Pas de overflow pour des nombers non-signés. Overflow pour des nombres signés.

f) Un compteur peut être utilisé pour diviser une horloge afin d'obtenir une fréquence d'oscillation plus lente. On aimerait faire un système qui génère 3000 Hz à partir d'une horloge de 50 MHz. Jusqu'à quelle valeur est-ce que mon compteur devrait compter ? Combien de bits ai-je besoin ? *(1 point)*

Le compteur doit aller jusqu'à 16667
Log_2 16667 = doit etre arrondi a 15 bits.

g) Qu'est-ce que le temps de setup et le temps de hold ? Qu'arrive-t-il si le circuit ne respectait pas ces temps ? *(1 point)*

Le temps de setup est une période durant laquelle la donnée doit rester stable AVANT le front de l'horloge tandis que le temps de hold c'est le temps durant laquelle la donnée doit rester stable APRÈS le front de l'horloge. En ne respectant pas ces conditions, la bascule ou le flip flop peut devenir métastable.

h) À quoi sert la section « entity » dans un programme VHDL ? *(1 point)*

Sert à définir les ports d'entrée et de sortie

i) Un système reçoit 2 bits en entrée et a un bit en sortie. On aimerait que la sortie soit 1 si les deux bits sont égaux et 0 si les bits sont différents. Dessinez sa table de vérité. *(1 point)*

A	B	F
0	0	1
0	1	0
1	0	0
1	1	1

Question 2. Bases de nombres (*8 points*)

Pour chaque sous-question de la question 2, vous aurez vos points SI la réponse est bonne. Sinon, vous aurez 0.

a) Convertissez $(342)_6$ en base 7. *(2 points)*

$$(342)_6 = 3 \times 6^2 + 4 \times 6^1 + 2 \times 6^0$$
$$= 108 + 24 + 2$$
$$= (134)_{10}$$

$$\begin{array}{r|l} 134 & 7 \\ \hline -7 & 19 \\ 64 & \\ -63 & \\ \hline 1 & \end{array}$$ $R = 1$

$$\begin{array}{r|l} 19 & 7 \\ \hline -14 & 2 \\ \hline 5 & \end{array}$$ $R = 5$

$(251)_7$

$$\begin{array}{r|l} 2 & 7 \\ \hline -0 & 0 \\ \hline 0 & \end{array}$$ $R = 2$

b) Convertissez $(9{,}562)_{10}$ en binaire non signé fractionnaire avec un maximum de 4 chiffres après la virgule. *(2 points)*

9.562 → 0.562 × 2 = 1.124 − 1 = 0.124 (1)

1001

0.124 × 2 = 0.248 (0)

0.248 × 2 = 0.496 (0)

0.496 × 2 = 0.992 (0)

1001.1000

Considérez le maintenant le chiffre $(11011101)_2$.

c) Que représente-t-il en nombre signé “signe-magnitude”? *(1 point)*
d) Que représente-t-il en complément à 1? *(1 point)*
e) Que représente-t-il en complément à 2? *(1 point)*
f) Que représente-t-il si c’était un nombre non signé fractionnaire avec les 4 bits de gauche qui représentent les entiers et 4 bits de droite qui représentent la partie fractionnaire ? *(1 point)*

128 64 32 16 8 4 2 1
1101 1101 → 221 non signé

64 16 8 4 1
1101 1101 → −93 S-M
negatif

1101 1101 → −40 C à 1
negatif
32 16 8 4 2 1
0010 0010

1101 1101 negatif
00100010
+1
00100011
→ −41 C à 2

13

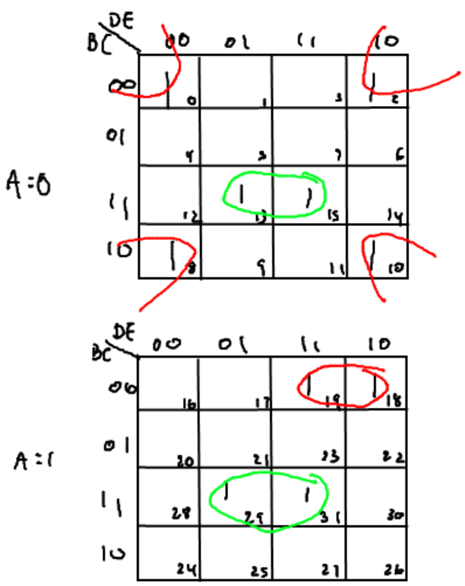
0.5 0.25 0.125 0.0625

1101.1101

13.8125

Question 3. Utilisez la table de Karnaugh pour simplifier les fonctions et dessinez les circuits résultants. Vous n'avez pas besoin d'utiliser les inverseurs (Par exemple, à la place de dessiner le signal A qui passe par un inverseur, mettez simplement $\overline{A}$): *(5 points)*

a) $F(A,B,C,D,E) = \sum(0,2,8,10,13,15,18,19,29,31)$ *(3 points)*



$\overline{A}\,\overline{C}\,\overline{E} + A\overline{B}\,\overline{C}D + BCE$

b) Utilisez la logique de boole pour simplifier l'expression suivante : *(2 points)*

$$F(A,B,C) = A\overline{B}\,\overline{C} + \overline{A}\,\overline{B} + A\overline{B}C$$
$$F(A,B,C) = A\overline{B}(\overline{C} + C) + \overline{A}\,\overline{B}$$
$$F(A,B,C) = A\overline{B} + \overline{A}\,\overline{B}$$
$$F(A,B,C) = \overline{B}(A + \overline{A})$$
$$F(A,B,C) = \overline{B}$$

Verification:

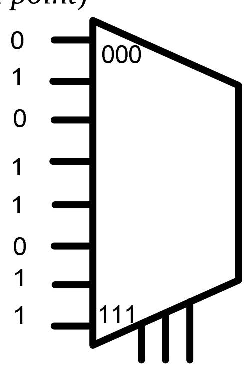
A \ BC	00	01	11	10
0	1	1		
1	1	1		

Question 4. Considérez le système décrit par la table de vérité suivante : (*5 points*)

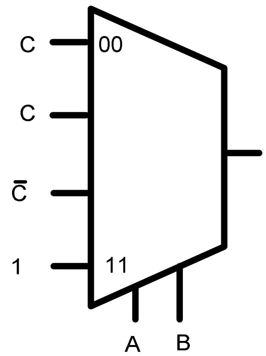
ABC	F
000	0
001	1
010	0
011	1
100	1
101	0
110	1
111	1

Implémentez la fonction :

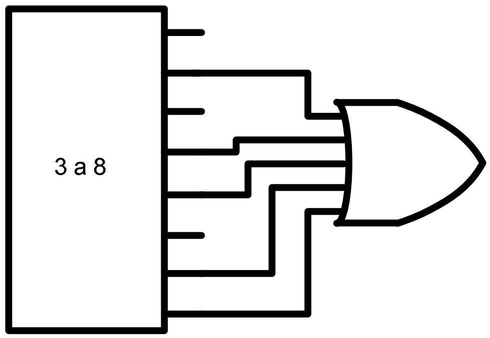
a) Avec un multiplexeur 8 à 1 (1 *point*)



b) Avec un multiplexeur 4 à 1 (2 *points*)



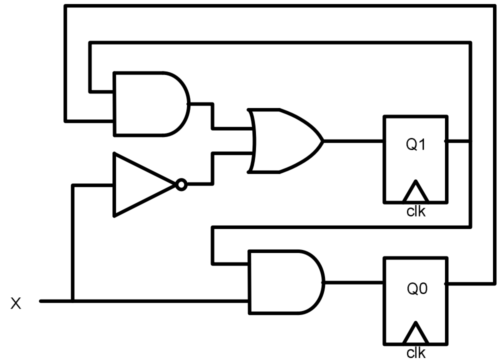
c) Avec un décodeur 3 à 8 (1 *point*)



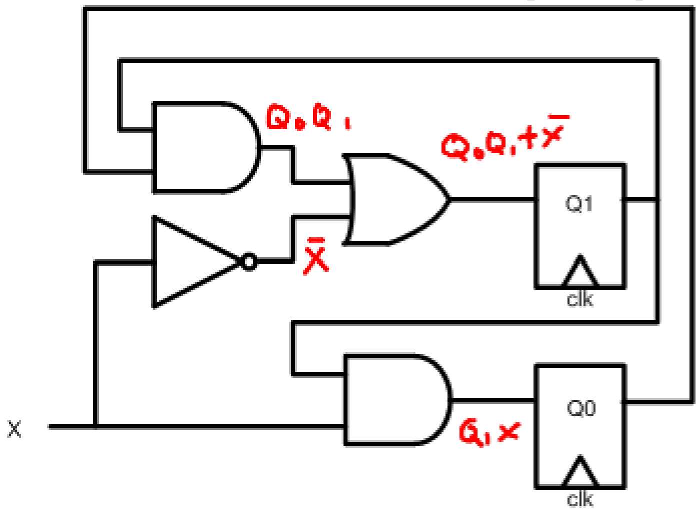
d) Avec une mémoire 3bits x 1bit (faites un tableau qui montre les valeurs d'adresses et les valeurs de données) (1 *point*)

Addresse	Donnée
000	0
001	1
010	0
011	1
100	1
101	0
110	1
111	1

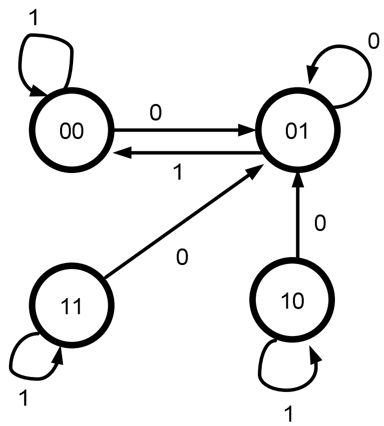
Question 5. Analysez le circuit séquentiel suivant (ne vous en faites pas si le système opère de façon bizarre): *(7 points)*



a) Trouvez sa table de transitions (état présent, prochain état et input) *(4 points)*



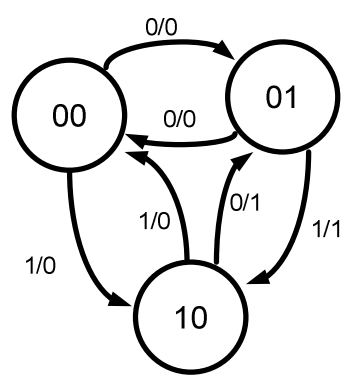
Q1(t)	Q0(t)	X	$\overline{X}$	Q0Q1	Q0(t+1)	Q0(t+1)
0	0	0	1	0	0	1
0	0	1	0	0	0	0
0	1	0	1	0	0	1
0	1	1	0	0	0	0
1	0	0	1	0	0	1
1	0	1	0	0	1	0
1	1	0	1	1	0	1
1	1	1	0	1	1	1



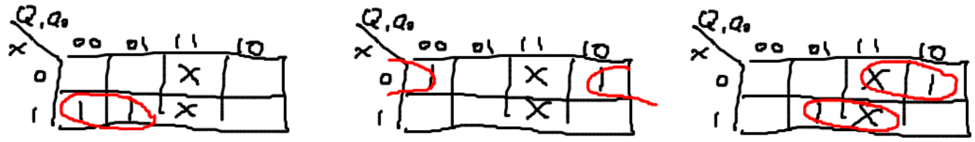
b) Trouvez son diagramme d'états. *(2 points)*
c) Décrivez une séquence d'inputs qui vous amènera toujours à l'état 00 après 2 cycles d'horloges, peu importe votre état présent. (*1 point*)

Séquence : 0-1

Question 6. Considérez le diagramme d'états suivant. *(7 points)*



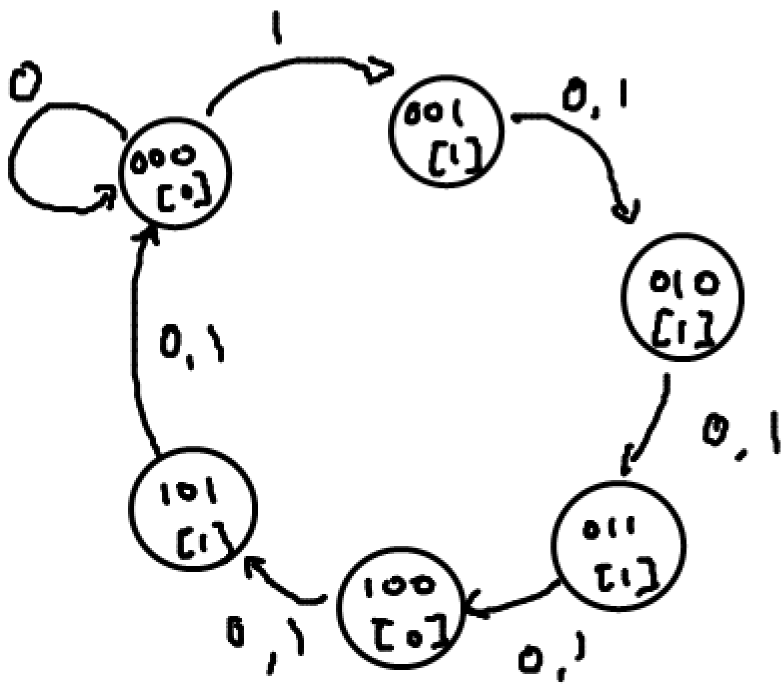
Q1(t)	Q0(t)	X	Q1(t+1)	Q0(t+1)	Y
0	0	0	0	1	0
0	0	1	1	0	0
0	1	0	0	0	0
0	1	1	1	0	1
1	0	0	0	1	1
1	0	1	0	0	0
1	1	0	X	X	X
1	1	1	X	X	X



$Q_1(t+1) = \bar{Q}_1 X$ $\qquad$ $Q_0(t+1) = \bar{Q}_0 \bar{X}$ $\qquad$ $Y = Q_0 X + Q_1 \bar{X}$

a) Écrivez la table des transitions. *(4 points)*
b) Faites les simplifications (table de Karnaugh). *(2 points)*
c) Dessinez le circuit final *(1 point)*

Question 7. Dessinez le diagramme d'états d'une machine de Moore (sortie dans l'état) qui n'envoie que des 0 tant que l'entrée est 0. Lorsque l'entrée devient 1, il envoie 1 aux 3 prochaines cycles suivi de 0, de 1 et retourne ensuite à l'état initial (envoi de 0 en attendant le 1 en entrée). L'entrée n'a besoin d'être 1 QU'AU DÉPART. *(4 points)*



Propriétés de base

$x + 0 = x$	$x \cdot 1 = x$
$x + x' = 1$	$x \cdot x' = 0$
$x + x = x$	$x \cdot x = x$
$x + 1 = 1$	$x \cdot 0 = 0$
$(x')' = x$	
$x + y = y + x$	$xy = yx$
$x + (y + z) = (x + y) + z$	$x(yz) = (xy)z$
$x(y + z) = xy + xz$	$x + yz = (x + y)(x + z)$
$(x + y)' = x'y'$	$(xy)' = x' + y'$
$x + xy = x$	$x(x + y) = x$