

Examen de laboratoire 1

6GEI420 - Systèmes digitaux

NOTE:

- Vous êtes responsables de DÉMONTRER que votre système fait réellement ce qui est demandé.
- Vous choisissez de faire soit Question 2A (50%) ou Question 2B (**35% seulement**)

Question 1 (50%)

Concevez un système qui implémente la table de vérité suivante:

A	B	C	F
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

Montrez le résultat sur FPGA au chargé de laboratoire.

Question 2A (50%)

Concevez un additionneur de 4 bits en **base 12**. Les 2 entrées seront de 4 bits chaque et auront une valeur allant de 0 à 11 SEULEMENT. La sortie (4 LEDs) aura une valeur allant de 0 à 11. Lorsque le résultat de l'addition dépasse 11, ces 4 LEDs devraient être allumées.

Question 2B (35%)

Concevez un système de 4 bits qui a 10 bits en entrée (4 bits pour entrée A, 4 bits pour entrée B et 2 bits de sélection) et 4 bits à la sortie. Les 2 bits de sélection (*sel1* et *sel0*) dictent quelle opération effectuer entre A et B pour produire les 4 bits à la sortie (4 LEDs):

- 00: Opération OU (inclusif) logique
- 01: Opération ET logique
- 10: A + B (addition, sans carry out à la fin)
- 11: A - B (sans borrow out à la fin)

Il est important d'implanter le système sur FPGA et de PROUVER au chargé de laboratoire que votre design fonctionne sans son intervention.